

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-079687

(43)Date of publication of application : 11.03.2004

(51)Int.Cl.

H01L 21/822

C23C 16/42

H01L 21/31

H01L 21/316

H01L 27/04

(21)Application number : 2002-236098

(71)Applicant : TOKYO ELECTRON LTD

(22)Date of filing : 13.08.2002

(72)Inventor : MOROZUMI YUUICHIRO

HASEBE KAZUHIDE

NAKAJIMA SHIGERU

FURUYA HARUHIKO

SAI TOKIN

UMEHARA TAKAHITO

HARADA TOSHISHIGE

FUJIWARA TOMONORI

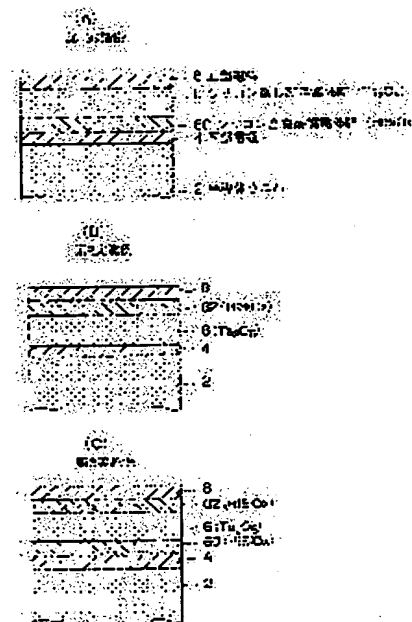
FUJITA HIROTAKE

(54) CAPACITOR STRUCTURE, FILM FORMING METHOD AND APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a capacitor structure which can control change in capacitance for variation of leak current and applied voltage without excessive increase in the film thickness.

SOLUTION: The capacitor structure comprises a lower electrode film 4 consisting of a metal film or a metal compound film, an upper electrode film 8 consisting of a metal film or a metal compound film, and a siliconless high dielectric material film 6 provided between the lower electrode and upper electrode and does not include silicon atom. In addition to the siliconless high dielectric material film, at least one layer of a silicon-doped high dielectric material film 60 including the silicon atom is also provided. Accordingly, change in the capacitance for variation of leak current and applied voltage can be controlled.



LEGAL STATUS

[Date of request for examination]

12.08.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-79687

(P2004-79687A)

(43) 公開日 平成16年3月11日(2004.3.11)

(51) Int. Cl.⁷

H01L 21/822
C23C 16/42
H01L 21/31
H01L 21/316
H01L 27/04

F I

H01L 27/04
C23C 16/42
H01L 21/31
H01L 21/316

C
B
M

テーマコード (参考)

4K030
5F038
5F045
5F058

審査請求 有 請求項の数 12 O L (全 13 頁)

(21) 出願番号

特願2002-236098 (P2002-236098)

(22) 出願日

平成14年8月13日 (2002. 8. 13)

(71) 出願人 000219967

東京エレクトロン株式会社
東京都港区赤坂五丁目3番6号

(74) 代理人 100090125

弁理士 浅井 章弘

(72) 発明者 両角 友一朗

東京都港区赤坂五丁目3番6号 TBS放
送センター東京エレクトロン株式会社内

(72) 発明者 長谷部 一秀

東京都港区赤坂五丁目3番6号 TBS放
送センター東京エレクトロン株式会社内

(72) 発明者 中島 滋

東京都港区赤坂五丁目3番6号 TBS放
送センター東京エレクトロン株式会社内

最終頁に続く

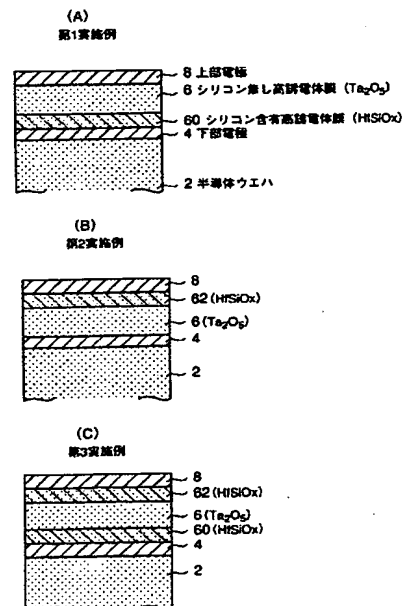
(54) 【発明の名称】 キャパシタ構造、成膜方法及び成膜装置

(57) 【要約】

【課題】 膜厚を過度に厚くすることなくリーク電流や印加電圧の変動に対する容量の変化を抑制することが可能なキャパシタ構造を提供する。

【解決手段】 金属膜、或いは金属化合物膜よりなる下部電極膜4と、金属膜、或いは金属化合物膜よりなる上部電極膜8と、前記下部電極膜と前記上部電極膜との間に介設されてシリコン原子が含まれないシリコン無し高誘電体膜6と、を有するキャパシタ構造において、前記下部電極と前記上部電極との間に、前記シリコン無し高誘電体膜に加えて、シリコン原子を含むシリコン含有高誘電体膜60を少なくとも一層介在させる。これにより、リーク電流や印加電圧の変動に対する容量の変化を抑制する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

金属膜、或いは金属化合物膜よりなる下部電極膜と、
金属膜、或いは金属化合物膜よりなる上部電極膜と、
前記下部電極膜と前記上部電極膜との間に介設されてシリコン原子が含まれないシリコン
無し高誘電体膜と、
を有するキャパシタ構造において、
前記下部電極と前記上部電極との間に、前記シリコン無し高誘電体膜に加えて、シリコン
原子を含むシリコン含有高誘電体膜を少なくとも一層介在させるように構成したことを特
徴とするキャパシタ構造。

10

【請求項 2】

前記シリコン含有高誘電体膜は、前記下部電極と前記シリコン無し高誘電体膜との間に介
在されることを特徴とする請求項 1 記載のキャパシタ構造。

【請求項 3】

前記シリコン含有高誘電体膜は、前記上部電極と前記シリコン無し高誘電体膜との間に介
在されることを特徴とする請求項 1 または 2 記載のキャパシタ構造。

【請求項 4】

前記シリコン含有高誘電体膜は、 HfSiO_x 、 ZrSiO_x 、 TaSiO_x (x は正数)
の内のいずれか 1 つ以上よりなることを特徴とする請求項 1 乃至 3 のいずれかに記載の
キャパシタ構造。

20

【請求項 5】

前記シリコン無し高誘電体膜は、 TaO_x 、 HfO_x 、 ZrO_x (x は正数)、SBT (Sr 、 Bi 、 Ta の酸化物)、BSTO (Ba 、 St 、 Ti の酸化物)、PZT (Pb 、 Zr 、 Ti の酸化物) の内のいずれか 1 つよりなることを特徴とする請求項 1 乃至 4 のい
ずれかに記載のキャパシタ構造。

【請求項 6】

処理容器内の処理空間に保持された被処理体の表面に、金属含有ガスを原料ガスとして用
いて金属材料の酸化膜よりなる高誘電体膜を堆積する成膜方法において、
シリコン原子を含むシリコン含有高誘電体膜を形成するシリコン含有高誘電体膜形成工程
と、
シリコン原子を含まないシリコン無し高誘電体膜形成工程と、
を有することを特徴とする成膜方法。

30

【請求項 7】

前記シリコン含有高誘電体膜形成工程は、前記シリコン無し高誘電体膜形成工程の直前の
工程と直後の工程で行われていることを特徴とする請求項 6 記載の成膜方法。

【請求項 8】

前記シリコン含有高誘電体膜は、 HfSiO_x 、 ZrSiO_x 、 TaSiO_x (x は正数)
の内のいずれか 1 つ以上よりなることを特徴とする請求項 6 または 7 記載の成膜方法。

【請求項 9】

前記シリコン無し高誘電体膜は、 TaO_x 、 HfO_x 、 ZrO_x (x は正数)、SBT (Sr 、 Bi 、 Ta の酸化物)、BSTO (Ba 、 St 、 Ti の酸化物)、PZT (Pb 、 Zr 、 Ti の酸化物) の内のいずれか 1 つよりなることを特徴とする請求項 6 乃至 8 のい
ずれかに記載の成膜方法。

40

【請求項 10】

前記シリコン含有高誘電体膜は金属含有ガスとシラン系ガスを前記処理容器内に供給す
ることにより堆積されることを特徴とする請求項 6 乃至 9 のいずれかに記載の成膜方法。

【請求項 11】

前記シラン系ガスは、前記金属含有ガスの供給の開始より所定の時間だけ先立って前記処
理容器内への供給が開始されることを特徴とする請求項 10 記載の成膜方法。

【請求項 12】

50

被処理体に対して所定の成膜処理を施す成膜装置において、真空引き可能になされた処理容器と、前記被処理体を前記処理容器内において支持する被処理体支持手段と、前記被処理体を加熱する加熱手段と、シリコン含有高誘電体膜を形成する時に前記処理容器内へ原料ガスを供給する第1の原料ガス供給手段と、シリコン無し高誘電体膜を形成する時に前記処理容器内へ原料ガスを供給する第2の原料ガス供給手段と、前記原料ガスを予備的に加熱する予備加熱手段とを備えたことを特徴とする成膜装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、キャパシタ構造、成膜方法及び成膜装置に関する。

10

【0002】

【従来の技術】

一般に、半導体デバイスを製造するには、半導体ウエハに成膜処理やパターンエッチング処理を繰り返し行なって所望のデバイスを製造するが、中でも成膜技術は、半導体デバイスが高密度化及び高集積化するに伴ってその仕様、すなわちデザインルールが年々厳しくなっており、例えばデバイス中のキャパシタの絶縁膜のように非常に薄い酸化膜などに対しても更なる薄膜化が要求され、これと同時に更に高い絶縁性が要求されている。

【0003】

これらの絶縁膜としては、シリコン酸化膜やシリコンナイトライド膜等を用いることができるが、最近にあっては、より絶縁特性の良好な材料として、金属酸化膜、例えばタンタル酸化膜 (Ta_2O_5) 等が用いられる傾向にある。この金属酸化膜は、薄くても信頼性の高い絶縁性を発揮できる。

20

この金属酸化膜を形成するには、例えばタンタル酸化膜を形成する場合を例にとって説明すると、成膜用の原料として、タンタルの金属アルコキシドであるペンタエトキシタンタル ($Ta(OC_2H_5)_5$) (以下、PETとも称す) を用い、これをヘリウムガス等でバブリングしながら供給して半導体ウエハを例えば410℃程度の比較的低いプロセス温度に維持し、真空雰囲気下でCVD (Chemical Vapor Deposition) によりタンタル酸化膜 (Ta_2O_5) を成膜させている。

【0004】

このタンタル酸化膜をMIM (Metal-Insulator-Metal) 構造のキャパシタ構造に適用する場合について説明する。図6はMIM構造のキャパシタ構造を示す概略構成図である。

30

図6に示すように、このキャパシタ構想は、半導体材料であるシリコン基板等よりなる半導体ウエハ2等の表面に、Ru (ルテニウム) 等の金属膜やTiN (チタンナイトライド) 等の金属化合物膜よりなる下部電極膜4と上部電極膜8との間に Ta_2O_5 (酸化タンタル) 等の高誘電体物質よりなる膜、すなわち高誘電体膜6を介在させて構成されている。この高誘電体膜6の膜厚は、例えば集積回路素子のフロントエンドの場合には8~12nm程度であり、バックエンドの場合には20~60nm程度である。尚、ここでフロントエンドとは多層集積回路素子の下層~中層の積層部分を指し、バックエンドとは中層~上層の積層部分を指す。

40

【0005】

【発明が解決しようとする課題】

ところで、最近にあっては、バックエンドのキャパシタ構造においても上述したようなMIM構造のキャパシタ構造を採用することが検討されてきた。このような状況下において、前述したような従来のMIM構造のキャパシタ構造の場合、±1V程度の低い動作電圧に対しては十分に低いリーク電流でしかなかったが、±5V程度の高い動作電圧に対しては、リーク電流がかなり大きくなって十分にリーク電流を抑制することができない、といった問題があった。

【0006】

更には、キャパシタ構造への印加電圧の変化に対して、その容量が僅かに変動することは

50

避けられないが、前述した従来のMIM構造のキャパシタ構造の場合には、印加電圧の変動に対する容量変化の程度がかなり大きくなっている、といった問題もあった。
本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、膜厚を過度に厚くすることなくリーク電流や印加電圧の変動に対する容量の変化を抑制することが可能なキャパシタ構造、成膜方法及び成膜装置を提供することにある。

【0007】

【課題を解決するための手段】

本発明者等は、キャパシタ構造の絶縁膜について鋭意研究したところ、タンタル酸化膜等のシリコン無し高誘電体膜に加えてハフニウムシリケート (HfSiO_x) 膜等のシリコン含有高誘電体膜を形成することにより、電気的特性を更に向上させることができる、という知見を得ることにより、本発明に至ったものである。

請求項1に係る発明は、金属膜、或いは金属化合物膜よりなる下部電極膜と、金属膜、或いは金属化合物膜よりなる上部電極膜と、前記下部電極膜と前記上部電極膜との間に介設されてシリコン原子が含まれないシリコン無し高誘電体膜と、を有するキャパシタ構造において、前記下部電極と前記上部電極との間に、前記シリコン無し高誘電体膜に加えて、シリコン原子を含むシリコン含有高誘電体膜を少なくとも一層介在させるように構成したことを特徴とするキャパシタ構造である。

このように、下部電極膜と上部電極膜との間に、シリコン無し高誘電体膜と少なくとも一層のシリコン含有高誘電体膜を介在させるようにしたので、膜厚を過度に大きくすることなく、動作時の印加電圧を高くしてもリーク電流を低くでき、しかも、印加電圧に対する容量の変化を極力抑制することが可能となる。

【0008】

この場合、例えば請求項2に規定するように、前記シリコン含有高誘電体膜は、前記下部電極と前記シリコン無し高誘電体膜との間に介在される。

また、例えば請求項3に規定するように、前記シリコン含有高誘電体膜は、前記上部電極と前記シリコン無し高誘電体膜との間に介在される。

また、例えば請求項4に規定するように、前記シリコン含有高誘電体膜は、 HfSiO_x 、 ZrSiO_x 、 TaSiO_x (x は正数) の内のいずれか1つ以上よりなる。

また、例えば請求項5に規定するように、前記シリコン無し高誘電体膜は、 TaO_x 、 HfO_x 、 ZrO_x (x は正数)、SBT (Sr 、 Bi 、 Ta の酸化物)、BSTO (Ba 、 Sr 、 Ti の酸化物)、PZT (Pb 、 Zr 、 Ti の酸化物) の内のいずれか1つよりなる。

【0009】

請求項6に係る発明は、上記キャパシタ構造を製造する時の方法発明であり、すなわち、処理容器内の処理空間に保持された被処理体の表面に、金属含有ガスを原料ガスとして用いて金属材料の酸化膜よりなる高誘電体膜を堆積する成膜方法において、シリコン原子を含むシリコン含有高誘電体膜を形成するシリコン含有高誘電体膜形成工程と、シリコン原子を含まないシリコン無し高誘電体膜形成工程と、を有することを特徴とする成膜方法である。

この場合、例えば請求項7に規定するように、前記シリコン含有高誘電体膜形成工程は、前記シリコン無し高誘電体膜形成工程の直前の工程と直後の工程で行われている。

【0010】

この場合、例えば請求項8に規定するように、前記シリコン含有高誘電体膜は、 HfSiO_x 、 ZrSiO_x 、 TaSiO_x (x は正数) の内のいずれか1つ以上よりなる。

この場合、例えば請求項9に規定するように、前記シリコン無し高誘電体膜は、 TaO_x 、 HfO_x 、 ZrO_x (x は正数)、SBT (Sr 、 Bi 、 Ta の酸化物)、BSTO (Ba 、 Sr 、 Ti の酸化物)、PZT (Pb 、 Zr 、 Ti の酸化物) の内のいずれか1つよりなる。

この場合、例えば請求項10に規定するように、前記シリコン含有高誘電体膜は金属含有

ガスとシラン系ガスとを前記処理容器内に供給することにより堆積される。

【0011】

また、この場合、請求項11に規定するように、前記シラン系ガスは、前記金属含有ガスの供給の開始より所定の時間だけ先立って前記処理容器内への供給が開始される。

このように、金属含有ガスの供給の開始より所定の時間だけ先立ってシラン系ガスの供給を開始することにより、低温では比較的分解がし難いシラン系ガスの分解を促進させることが可能となる。

請求項12に係る発明は、上記成膜方法の発明を実施するための装置発明であり、すなわち、被処理体に対して所定の成膜処理を施す成膜装置において、真空引き可能になされた処理容器と、前記被処理体を前記処理容器内において支持する被処理体支持手段と、前記被処理体を加熱する加熱手段と、シリコン含有高誘電体膜を形成する時に前記処理容器内へ原料ガスを供給する第1の原料ガス供給手段と、シリコン無し高誘電体膜を形成する時に前記処理容器内へ原料ガスを供給する第2の原料ガス供給手段と、前記原料ガスを予備的に加熱する予備加熱手段とを備えたことを特徴とする成膜装置である。

【0012】

【発明の実施の形態】

以下に、本発明に係る成膜方法及び成膜装置の一実施例を添付図面に基づいて詳述する。図1は本発明方法を実施する成膜装置を示す構成図、図2は本発明の成膜方法で形成されるキャパシタ構造の一例を示す概略断面図、図3は本発明の成膜方法の一例を示すフローチャート、図4はHTB（テトラ・t-ブトキシハフニウム）ガスとモノシランガスとの供給のタイミングを示すタイミングチャートである。

ここでは、シリコン無し高誘電体膜としてタンタル酸化膜（ Ta_2O_5 ）を熱CVDにより成膜し、シリコン含有高誘電体膜としてハフニウムシリケート膜（ $HfSiO_x$ ）を熱CVDにより成膜する場合について説明する。

【0013】

この成膜装置10は、有天井の円筒体状の石英製の処理容器12を有しており、この処理容器12の下端部は開放されている。この処理容器12は、内筒12Aとこれと同心状に配置される外筒12Bとよりなる2重管構造になされており、この下端部は、例えばステンレス製のマニホールド14が連結されてこれに支持されている。このマニホールド14の外周には、接合用のフランジ部16が設けられる。この処理容器12は、内側に加熱手段として加熱ヒータ18を配設した円筒体状の断熱材20により被われており、加熱炉を形成している。

マニホールド14の下部側壁には、原料ガスを導入するための原料ガス供給手段が設けられている。具体的には、この原料ガス供給手段は、シリコン含有高誘電体膜を形成する時の原料ガスを供給する第1の原料ガス供給手段22と、シリコン無し高誘電体膜を形成する時の原料ガスを供給する第2の原料ガス供給手段24とにより、主に構成されている。

【0014】

上記第1の原料ガス供給手段22は、ここでは2種類の原料ガスを供給するために2つのノズル26A、26Bを有しており、これらが上記マニホールド14の側壁を貫通して設けられる。ここで上記2種類のガスとしては、PETよりなる原料ガスと O_2 ガスとが用いられる。前述したようにPETは液状の原料なので、気化器にて蒸気化されて流量制御しつつ供給され、その供給系は、図示されてないが、再液化防止のために例えばテーパーヒータ等が巻回されて150～180℃程度に加熱維持されて流れてくる。

【0015】

また、上記第2の原料ガス供給手段24は、ここでは2種類の原料ガスを供給するために2つのノズル28A、28Bを有しており、これらが上記マニホールド14の側壁を貫通して設けられる。ここで上記2種類のガスとしては、HTB（ $Hf(OC_4H_9)_4$ 、
：テトラ・t-ブトキシハフニウム）よりなる原料ガスとシラン系ガス、例えばSiH₄（モノシラン）ガスとが用いられる。前述したようにPETと同様に、上記HTBは液状の原料なので、気化器にて蒸気化されて流量制御しつつ供給され、その供給系は、図

示されていないが、再液化防止のために例えばテープヒータ等が巻回されて50～150℃程度に加熱維持されて流れてくる。

【0016】

その他に必要なガスとして、不活性ガスとして例えばN₂。ガスを供給するノズル30A及び堆積膜の改質時に用いるオゾン(O₃)ガスを供給するノズル30B等が上記マニホールド14の側壁を貫通して設けられる。上記ガスは、当然のこととして、マスフローコントローラのような流量制御器により必要に応じて流量制御されつつ供給されるようになっている。

そして、このマニホールド14に上記内筒12Aと外筒12Bとの間の間隙に連通する比較的大口径の排気口32を設けている。この排気口32には、排気ポンプを介設した図示しない排気系が接続される。上記マニホールド14の下端開口部を密閉するためにキャップ部34が設けられ、このキャップ部34はポートエレベータのごとき昇降機構36により一体的に昇降(ロード或いはアンロード)される。

【0017】

具体的には、上記キャップ部34を貫通させて回転軸38が設けられ、この回転軸38の上端にテーブル40が設けられる。上記回転軸38の貫通部には気密性を維持しつつこの回転を許容する磁性流体シール42等が介在される。このテーブル40上に保温筒44を設置し、この上に被処理体である半導体ウェハWを所定のピッチで多段に載置した石英製の被処理体支持手段としてウェハポート46が載置されている。上記保温筒44は、全体が石英ガラスよりなり、具体的には複数の石英支柱48に支持されて互いに連結された3つの石英発熱板50を有している。そして、この3つの各石英発熱板50内には、予備加熱手段として予備加熱用抵抗発熱体52が埋め込まれており、この予備加熱用抵抗発熱体52を介してこの保温筒44の全体を所定の温度に加熱することにより、この周囲の空間に予備加熱空間54を形成している。尚、図中、56はOリング等のシール部材である。

【0018】

次に、以上のように構成された成膜装置を用いて行なわれる本発明方法及びこの方法によって形成されるキャパシタ構造について説明する。

まず、本発明のキャパシタ構造の特徴は、下部電極膜と上部電極膜との間に、タンタル酸化膜などのようにシリコン原子が含まれないシリコン無し高誘電体膜の他に、ハフニウムシリケート(HfSiO_x)等よりなるシリコン原子を含むシリコン含有高誘電体膜を少なくとも一層介在させるようにした点である。

上記キャパシタ構造の一例は図2に示されている。尚、図6中に示される部分と同一構成部材については同一参照符号が付されている。図2(A)に示す第1実施例の場合には、被処理体であるシリコン基板等よりなる半導体ウェハ2の表面に、下部電極4、ハフニウムシリケート等よりなるシリコン含有高誘電体膜60、酸化タンタル等よりなるシリコン無し高誘電体膜(タンタル酸化膜)6及び上部電極8がこの順序で順次積層されて形成されている。尚、後述するように上記下部電極4や上部電極8は、上記成膜装置とは異なる別装置のスパッタ装置等で形成される。

【0019】

図2(B)に示す第2実施例の場合には、被処理体であるシリコン基板等よりなる半導体ウェハ2の表面に、下部電極4、酸化タンタル等よりなるシリコン無し高誘電体膜(タンタル酸化膜)6、ハフニウムシリケート等よりなるシリコン含有高誘電体膜62及び上部電極8がこの順序で順次積層されて形成されている。

図2(C)に示す第3実施例の場合には、被処理体であるシリコン基板等よりなる半導体ウェハ2の表面に、下部電極4、ハフニウムシリケート等よりなるシリコン含有高誘電体膜60、酸化タンタル等よりなるシリコン無し高誘電体膜(タンタル酸化膜)6、ハフニウムシリケート等よりなる第2のシリコン含有高誘電体膜62及び上部電極8がこの順序で順次積層されて形成されている。

そして、上記したような高誘電体膜を形成するには、シリコン原子を含むシリコン含有高誘電体膜を形成するシリコン含有高誘電体膜形成工程と、シリコン原子を含まないシリコ

ン無し高誘電体膜形成工程とを、図2に示したような膜積層構造ができるように適宜組み合わせて行えばよい。

【0020】

以下に、高誘電体膜の成膜方法を具体的に説明する。

まず、昇降機構36を降下させたアンロード状態において、ウエハポート46に未処理の半導体ウエハWを多段に載置し、昇降機構36を上昇駆動させる。尚、これらの半導体ウエハWには、前工程にて、図2に示したような下部電極4がスパッタ装置等で室温～200℃程度の温度範囲内にてスパッタリングにより堆積されており、更に所定の形状にパターンニングがなされている。この下部電極4の材料は、前述したように、チタンナイトライド(TiN)やRu(ルテニウム)等よりなる。

上記昇降機構36の駆動により、キャップ部34は次第に上昇して多数枚、例えば8インチウエハを50～100枚程度を多段に載置したウエハポート46は処理容器12の下端開口部より内部へ搬入されてロードされ、最終的にこの開口部はキャップ部34により閉じられて、処理容器12内を密閉することになる。

【0021】

そして、半導体ウエハWを所定のプロセス温度まで昇温して維持しつつ処理容器12内を真空引きし、所定の原料ガス等のプロセスガスを供給して所定のプロセス圧力に維持する。

各ノズルから供給されたプロセスガスは、内筒12A内をウエハWと接触しつつ上昇し、天井部にて折り返して内筒12Aと外筒12Bとの間の間隙を流下して排気口32から排出されるようになっている。

上述のように所定のプロセスガスを処理容器12内へ供給して、シリコン含有高誘電体膜形成工程やシリコン無し高誘電体膜形成工程が所定の順序で連続的に行われることになる。

【0022】

図3は各工程のフローチャートを示しており、図2(A)に示す第1実施例のキャパシタ構造を製造する場合には、図3(A)に示すように、まず、シリコン含有高誘電体膜形成工程を行い、次に、多量のN₂ガスを供給して残留するプロセスガスを排除するN₂パージ工程を行い、次に、シリコン無し高誘電体膜形成工程を行い、最後にオゾンガスを供給して今までの堆積膜の改質を実行する改質工程を行う。

図2(B)に示す第2実施例のキャパシタ構造を製造する場合には、図3(B)に示すように、まず、シリコン無し高誘電体膜形成工程を行い、次にN₂パージ工程を行い、次に、シリコン含有高誘電体膜形成工程を行い、最後にオゾンガスを供給して改質工程を行う。

図2(C)に示す第3実施例のキャパシタ構造を製造する場合には、図3(C)に示すように、まず、シリコン含有高誘電体膜形成工程を行い、次にN₂パージ工程を行い、次に、シリコン無し高誘電体膜形成工程を行い、次にN₂パージ工程を行い、次に、シリコン含有高誘電体膜形成工程を行い、最後にオゾンガスを供給して改質工程を行う。

【0023】

次に、上記各工程について詳しく説明する。

まず、シラン含有高誘電体形成工程では、金属含有ガスとして例えば有機系の材料であるHTBとシラン系ガスであるモノシラン(SiH₄)とを原料ガスとして用いる。上記HTBは、室温で液体なので前述したPETと同様に気化器で気化させ、或いは加熱しつつ不活性ガス等でバブリングして気化させて用いる。ガス流量は、モノシランは例えば300sccm程度、HTBは0.1cc/min(液体換算)程度である。プロセス温度は260℃程度、プロセス圧力は40Pa程度である。

上記HTBとモノシランガスを処理容器12内へ供給することにより、両ガスが分解反応を示して、ウエハW上にシリコン含有高誘電体膜60、62としてここでは、ハフニウムシリケート(HfSiO_x)膜が堆積される。この膜厚は、必要とする特性にもよるが、例えば8nm程度である。

【0024】

ここで処理容器12内へプロセスガスを導入する際には、保温筒44に設けた予備加熱発熱体52を所定の温度、すなわち原料ガスであるHTBガスが部分的に分解されるような温度、例えば50～150℃程度に加熱しておく。すると、この予備加熱用発熱体52により加熱された予備加熱空間54に流れたHTBガスは加熱されて部分的に分解が行われる。この部分的分解が行われたHTBガスは上記モノシランガスと混合しつつ処理容器12内を上昇しつつウエハWの表面と接触してここにハフニウムシリケート膜を形成することになる。

また、上述のようにHTBガスとモノシランガスとを供給する場合、図4に示すように、モノシランガスの供給の開始時点を、HTBガスの供給の開始時点よりも、所定の時間、例えば2～3分程度の数分間だけ先立つように早めるのが好ましい。この場合には、先に供給される分解し難いモノシランガスの雰囲気中に分解が比較的容易なHTBガスが混合されて行くような状態になるので、両ガスの相乗効果によりモノシランガスの分解がし易くなってこの分解が促進されることにより、成膜処理を効率的に行うことが可能となる。

【0025】

次に、シラン無し高誘電体形成工程では、金属含有ガスとして例えば有機系の材料であるPETと酸化ガスである O_2 ガスを原料ガスとして用いる。上記PETは、室温で液体なので前述したように気化器で気化させ、或いは加熱しつつ不活性ガス等でバブリングして気化させて用いる。ガス流量は、 O_2 ガスは例えば1000sccm程度、PETは0.4cc/min(液体換算)程度である。プロセス温度は400℃程度、プロセス圧力は40Pa程度である。

上記PETと O_2 ガスを処理容器12内へ供給することにより、両ガスが分解反応を示して、ウエハW上にシリコン無し高誘電体膜6としてここでは、タンタル酸化膜(Ta_2O_5)膜が堆積される。この膜厚は、必要とする特性にもよるが、例えば60nm程度である。

【0026】

ここで処理容器12内へプロセスガスを導入する際には、保温筒44に設けた予備加熱発熱体52を所定の温度、すなわち原料ガスであるPETガスが部分的に分解されるように、例えば200～600℃程度に加熱しておく。すると、この予備加熱用発熱体52により加熱された予備加熱空間54に流れたPETガスは加熱されて部分的に分解が行われる。この部分的分解が行われたPETガスは上記 O_2 ガスと混合しつつ処理容器12内を上昇しつつウエハWの表面と接触してここにタンタル酸化膜を形成することになる。上述のようにして、所定の高誘電体膜が形成されて改質処理もなされたウエハWは、成膜装置からアンロードすることにより取り出され、この上面に、前述したようにスパッタ装置により低温で上部電極膜8が形成されることになる。

【0027】

ここで上記した本発明のキャパシタ構造と従来のキャパシタ構造についてリーク電流の評価を行ったので、その評価結果について説明する。

図5は本発明のキャパシタ構造と従来のキャパシタ構造の電圧とリーク電流との関係を示す特性曲線を示すグラフである。図5(A)は従来のキャパシタ構造(図6参照)の特性曲線を示し、図5(B)は本発明の第1実施例及び第2実施例(図2(A)及び図2(B)参照)の特性曲線を示し、図5(C)は本発明の第3実施例(図2(C)参照)の特性曲線を示す。

図5(A)に示す従来のキャパシタ構造の場合には、電圧を正負に振ると、電圧値が大きくなるに従って、リーク電流は印加電圧が±3V程度を越えて大きくなると、略2次曲線的に増加しており、好ましくない特性を示している。例えば印加電圧が±5Vの時にはリーク電流が 10^{-5} A(アンペア)/ cm^2 程度に達している。

【0028】

これに対して、図5(B)に示すように本発明の第1実施例(シリコン含有高誘電体膜を下部電極膜4との界面に形成する場合)及び第2実施例(シリコン含有高誘電体膜を上部

電極膜 8 との界面に形成する場合) の場合には、電圧を + 方向へ振っても - 方向へ振ってもリーク電流は僅かしか増加しておらず、非常に良好な特性を示していることが判明した。例えば印加電圧が $\pm 5 \text{ V}$ の時にはリーク電流が $10^{-7} \sim 10^{-8} \text{ A/cm}^2$ 程度に達している。

この場合、電圧を + 方向へ振った時には、特に、第 2 実施例よりも第 1 実施例のリーク電流が大幅に抑制されて良好な特性を示しており、逆に、電圧を - 方向へ振った時には、特に、第 1 実施例よりも第 2 実施例のリーク電流が大幅に抑制されて良好な特性を示している。

【0029】

この理由は、下部電極膜 4 と上部電極膜 8 の熱履歴の差に起因するものと思われる。すなわち、図 2 (A) に示す第 1 実施例の場合には、スパッタリングで形成された下部電極膜 4 は、シリコン含有高誘電体膜 60 やシリコン無し高誘電体膜 6 を CVD 処理により成膜する際に高温に晒されることから、下部電極膜 4 とシリコン含有高誘電膜 60 との界面が熱修復されて電気特性が良好となる。これに対して、第 2 実施例の場合には、上部電極膜 8 の形成後には CVD 処理を行わないので、上部電極膜 8 とシリコン含有高誘電体膜 62 との間の界面が熱修復される機会がなくなり、この結果、電気特性が劣化したままの状態となるからである。

【0030】

更に、図 5 (C) に示すように、本発明の第 3 実施例の場合には、電圧を + 方向へ振っても - 方向へ振っても、共にリーク電流はほんの僅かしか増加しておらず、最も優れた特性曲線を示していることが判明した。例えば印加電圧が $\pm 5 \text{ V}$ の時にはリーク電流が 10^{-8} A/cm^2 程度に達している。

また、キャパシタ構造に印加する印加電圧に対する容量の変化についても検討したところ、本発明のキャパシタ構造の場合には、従来のキャパシタ構造に対して容量の変化は非常に少なく、良好な特性を示すことも判明した。

尚、上記した各プロセス条件は単に一例を示したに過ぎず、ガス流量、温度、圧力等は上記したものに限定されない。

また、上記各実施例ではシリコン無し高誘電体膜 6 は一層しか形成していないが、これを複数層に分割して形成し、更に、これらの間にシリコン含有高誘電体膜を介在させて、キャパシタ構造の絶縁層全体として多層構造とするようにしてもよい。

【0031】

また、上記各実施例ではシリコン含有高誘電体膜として HfSiO_x を用いた場合を例にとって説明したが、これに限定されず、他の高誘電体膜、例えば ZrSiO_x 、 TaSiO_x 等を用いるようにしてもよい。

また更に、上記各実施例ではシリコン無し高誘電体膜として Ta_2O_5 (TaO_x)、SBT (Sr 、 Bi 、 Ta の酸化物)、BSTO (Ba 、 St 、 Ti の酸化物)、PZT (Pb 、 Zr 、 Ti の酸化物) 等を用いてもよい。

また、ここでは原料ガスを加熱する予備加熱手段 52 を処理容器 12 内へ設けるようにしたが、これに限定されず、この予備加熱手段を原料ガスを流す配管類に介設させるようにしてもよい。

【0032】

更には、処理容器 12 の形状も 2 重管構造に限定されず、いわゆる単管構造の処理容器を採用してもよい。また、ここではシラン系ガスとしてモノシラン (SiH_4) を用いた場合を説明したが、これに限定されず、ジシラン (Si_2H_6)、ジクロルシラン ($\text{Si}_2\text{H}_2\text{Cl}_2$)、TEOS 等も用いることができる。また、上記したキャパシタ構造は多層積層素子のバックエンド側のキャパシタ構造にもフロントエンド側のキャパシタ構造にも適用できるのは勿論である。

また、以上の各実施例では、一度に多数枚のウエハを処理するバッチ式の成膜装置を例にとって説明したが、これに限定されず、ウエハを 1 枚ずつ処理する、いわゆる枚葉式の成膜装置についても適用できるのは勿論である。

また、被処理体についても半導体ウエハに限定されず、LCD基板やガラス基板に対しても本発明を適用することができる。

【0033】

【発明の効果】

以上説明したように、本発明のキャパシタ構造、成膜方法及び成膜装置によれば、次のように優れた作用効果を発揮することができる。

請求項1～10、12に係る発明によれば、下部電極膜と上部電極膜との間に、シリコン無し高誘電体膜と少なくとも一層のシリコン含有高誘電体膜を介在させるようにしたので、膜厚を過度に大きくすることなく、動作時の印加電圧を高くしてもリーク電流を低くでき、しかも、印加電圧に対する容量の変化を極力抑制することができる。

10

請求項11に係る発明によれば、金属含有ガスの供給の開始より所定の時間だけ先立ってシラン系ガスの供給を開始することにより、低温では比較的分解がし難いシラン系ガスの分解を促進させることができる。

【図面の簡単な説明】

【図1】 本発明方法を実施する成膜装置を示す構成図である。

【図2】 本発明の成膜方法で形成されるキャパシタ構造の一例を示す概略断面図である。

【図3】 本発明の成膜方法の一例を示すフローチャートである。

【図4】 HTB（テトラ・ヒートキシハフニウム）ガスとモノシランガスとの供給のタイミングを示すタイミングチャートである。

【図5】 本発明のキャパシタ構造と従来のキャパシタ構造の電圧とリーク電流との関係を示す特性曲線を示すグラフである。

20

【図6】 MIM構造のキャパシタ構造を示す概略構成図である。

【符号の説明】

2 半導体ウエハ（被処理体）

4 下部電極膜

6 シリコン無し高誘電体膜

8 上部電極膜

10 成膜装置

12 処理容器

18 加熱ヒータ（加熱手段）

22 第1の原料ガス供給手段

24 第2の原料ガス供給手段

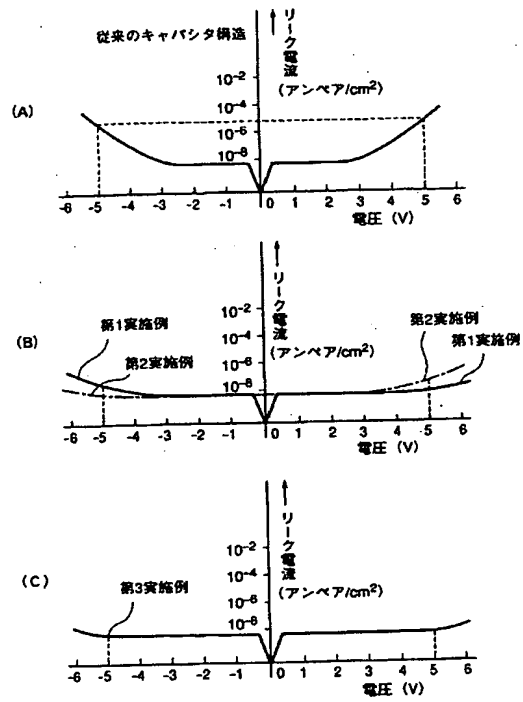
46 ウエハポート

52 予備加熱用抵抗発熱体（予備加熱手段）

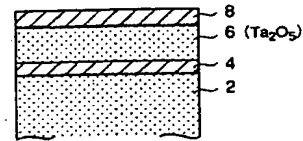
60, 62 シリコン含有高誘電体膜

30

【図 5】



【図 6】



フロントページの続き

- (72)発明者 古屋 治彦
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内
- (72)発明者 崔 東均
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内
- (72)発明者 梅原 隆人
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内
- (72)発明者 原田 豪繁
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内
- (72)発明者 藤原 友紀
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内
- (72)発明者 藤田 博丈
東京都港区赤坂五丁目3番6号 TBS放送センター東京エレクトロン株式会社内

Fターム(参考) 4K030 AA11 BA01 BA42 BA48 CA04 EA01 FA10 LA15

5F038 AC05 AC16 EZ14 EZ20

5F045 AA06 AB31 DP19 EB02 EE02 EF09 EM10 HA11 HA22

5F058 BA11 BD01 BD02 BD05 BF04 BG02 BH20 BJ10